

Original document

DISPLAY AND DRIVE UNIT

Patent number: JP56072494
Publication date: 1981-06-16
Inventor: TAKANO KIMIO; AWAMURA TOSHIAKI; SAKAI MASARU
Applicant: OMRON TATEISI ELECTRONICS CO
Classification:
- international: G09G3/04
- european:
Application number: JP19790149121 19791116
Priority number(s): JP19790149121 19791116

[View INPADOC patent family](#)

Abstract not available for JP56072494

Data supplied from the *esp@cenet* database - Worldwide

BEST AVAILABLE COPY

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭56—72494

⑪ Int. Cl.³
G 09 G 3/04

識別記号

庁内整理番号
7250—5C

⑬ 公開 昭和56年(1981)6月16日

発明の数 1
審査請求 未請求

(全 7 頁)

⑭ 表示駆動装置

京都市右京区花園土堂町10番地
立石電機株式会社内

⑯ 特 願 昭54—149121

⑰ 発 明 者 酒井優

⑱ 出 願 昭54(1979)11月16日

京都市右京区花園土堂町10番地
立石電機株式会社内

⑲ 発 明 者 高野喜美雄

京都市右京区花園土堂町10番地
立石電機株式会社内

⑳ 出 願 人 立石電機株式会社

京都市右京区花園土堂町10番地

㉑ 発 明 者 栗村敏明

㉒ 代 理 人 弁理士 深見久郎

明 細 書

1、発明の名称

表示駆動装置

2、特許請求の範囲

複数の表示桁を有する表示手段、

前記表示手段の各表示桁を表示駆動する表示桁
駆動手段、および

前記各表示桁を順次選択するための表示桁選択
データと、前記表示手段による表示を指令する表
示指令信号とを前記表示桁駆動手段に与える制御
手段を含む表示駆動装置において、さらに

前記表示指令信号に基づいて、一定時間幅を有
するパルス信号を発生し、前記表示駆動手段と前
記制御手段とに与えるパルス発生手段を備え、

前記制御手段は、前記パルス信号の後縁を検知
して次の表示指令信号を前記パルス発生手段に与
え、それによつて

各表示桁の表示時間を一定にするようにした表
示駆動装置。

3、発明の詳細な説明

(1)

この発明は表示駆動装置に関し、特に、たとえ
ば中央処理装置(以下、CPU)からの表示指令
信号に基づいて表示桁を選択してデータを表示す
るような表示駆動装置に関する。

最近では、たとえば電子式キャッシュレジスタ
などにおいて、複数の表示桁を有する多桁表示体
を点灯させる場合に、表示桁やセグメントを駆動
するのにハードウェアのタイミングによることなく、CPUからの表示指令信号に基づいてデータ
を表示させる表示駆動装置が用いられている。こ
のような表示駆動装置では、CPUに他の機器か
らの割込みがなければ、CPUは表示動作のみを
実行する。しかしながら、たとえばプリンタが1
行分のデータを印字し終えて、行ダイミグ信号
が割込み信号として与えられると、CPUは表示
指令信号を一旦止めてプリンタからの割込み信号
に基づいてプリンタを動作させるためのサブルー
チンに進む。そして、プリンタに動作指令を与え
た後、再び表示のための動作に移る。

ところで、CPUが1つの動作をする期間はタ

(2)

イミング信号によつて定まり、表示器の各表示桁を点灯する期間もこのタイミング信号によつて決まってしまう。そのため、あるタイミングで表示器に点灯指令を与えるときに、プリンタから割込み信号が与えられると、そのタイミングで点灯すべき表示桁の表示期間が短くなつてしまう。それによつて、各表示桁間での点灯時間に差異を生じ、各表示桁間で明るさが異なり、ちらつきを生じるという問題点があつた。上述の割込みはプリンタによる割込みに限ることなく他の外部機器からの割込みによつても生じるため、さらにちらつきが多くなる。

そこで、この発明は、各表示桁間の表示時間を一定にして、各表示桁間でのちらつきを減少し得る表示駆動装置を提供することである。

この発明は要約すれば、制御手段からの表示指令信号に基づいて一定時間幅を有するパルス信号を発生し、このパルス信号を表示桁駆動手段に与えて表示手段の各桁にデータを表示させるとともに、前記パルス信号を制御手段に与え、このパル

(3)

桁ドライバ64と、表示器7の各表示セグメントを選択するセグメント選択データを一時記憶するラッチ回路61と、このラッチ回路61の出力を駆動するセグメントドライバ63と、CPU3からの表示指令信号に基づいて一定時間幅を有するパルス信号を発生するパルス発生手段65とが設けられる。このパルス発生手段65からのパルス信号は、桁ドライバ64に与えられるとともに、割込み信号1としてCPU3に与えられる。前記桁ドライバ64の出力は、表示器7の各表示桁を駆動し、セグメントドライバ63は表示器7の各表示セグメントを駆動する。

プリンタインターフェイス8はプリントデータを一時記憶するラッチ回路81と、このラッチ回路81の出力を増幅してプリンタ9を駆動するプリンタドライバ82と、プリンタ9からのリセット信号を増幅するリセット信号増幅器83と、プリンタ9からの行タイミング信号を増幅する行タイミング信号増幅器84とを含む。前記リセット信号増幅器83の出力はデータバスDBに与えら

(5)

ス信号の後縁を制御手段が検知したとき、次の表示指令信号を導出するようにしたものである。

以下に、図面に示す実施例とともにこの発明をより具体的に説明する。

第1図はこの発明の一実施例の概略ブロック図である。構成において、キーボード1はたとえばECRであれば商品登録情報などをキー入力するものであり、このキーボード1から入力されたキー入力データは、キーボードインターフェイス2およびデータバスDBを介してCPU3に与えられる。データバスDBには、プログラムを記憶するリードオンリメモリ(以下、ROM)5と、キーボード1から入力されたデータを記憶するランダムアクセスメモリ(以下、RAM)4とが接続される。さらに、データバスDBには表示インターフェイス6とプリンタインターフェイス8とが接続される。

表示インターフェイス6は表示器7の各表示桁を選択する桁選択データを一時記憶するラッチ回路62と、このラッチ回路62の出力を駆動する

(4)

れ、行タイミング信号増幅器84の出力は割込み信号2としてCPU3に与えられる。

第2図は第1図の表示インターフェイス6の具体的なブロック図である。構成において、この第2図において、表示器7は8桁の表示桁G0ないしG7を有し、各表示桁には表示セグメントSdp, SaないしSgを有するものとする。ラッチ回路61はラッチ信号1によつてデータバスDBからのデータD0ないしD7を記憶し、ラッチ回路61のそれぞれの出力は、トランジスタ631ないし638のベースに与えられる。トランジスタ631ないし638の各コレクタは表示セグメント電極Sdp, SaないしSgに接続される。トランジスタ631ないし638のエミッタにはロジック電圧Vccが共通的に与えられる。また、トランジスタ631ないし638の各コレクタには、表示管電圧Vdiが抵抗R11ないしR18を介して印加される。

ラッチ回路62は、ラッチ信号2に基づいてデータバスDBから与えられるデータD0ないしD7

(6)

を記憶し、このラッチ回路62のそれぞれの出力がトランジスタ641ないし648のベースに与えられる。トランジスタ641ないし648の各コレクタは、表示桁電極G0ないしG7に接続され、各エミッタはトランジスタ10のコレクタに接続される。また、トランジスタ641ないし648のコレクタには、抵抗R21ないしR28を介して表示管電圧Vdiが印加される。表示指令信号はパルス発生手段としてのワンショットマルチバイブレータ651に与えられ、このワンショットマルチバイブレータ651の \bar{Q} 出力は、割込み信号としてCPU3に与えられるとともに、トランジスタ10のベースに与えられる。トランジスタ10のエミッタにはロジック電圧Vccが印加される。

第3図および第4図はこの発明の一実施例の具体的な動作を説明するためのフロー図であり、第5図は第1図の各部の波形図である。

次に、第1図ないし第5図を参照してこの発明の一実施例の具体的な動作について説明する。C

(7)

る。ワンショットマルチバイブレータ651は前記パルス信号を発生してトランジスタ10を導通させる。トランジスタ10が導通したことによつて、ロジック電圧Vccがトランジスタ641ないし648のエミッタに与えられる。そして、たとえばラッチ回路62に表示桁G0を点灯するための表示桁データがストアされている場合には、トランジスタ621が導通して、ロジック電圧Vccが表示桁電極G0に与えられる。

一方、ラッチ回路61にストアされている表示セグメントデータは、トランジスタ631ないし638を介して表示セグメント電極Sdp, SaないしSgのいずれかに与えられて、表示桁G0の所望のセグメントを点灯させる。この表示器7の点灯期間は前記ワンショットマルチバイブレータ651から発生されるパルス信号のパルス期間TDによつて定められる。

表示器7を点灯中に、たとえばプリンタ9から行タイミング信号増幅器84を介してプリンタ行タイミング信号が割込み信号2としてCPU3に

(9)

PU3はROM5に記憶されているプログラムに基づいて第5図(b)に示す点灯指令信号をワンショットマルチバイブレータ651に与える。ワンショットマルチバイブレータ651は、その \bar{Q} 出力から一定時間幅TDを有するパルス信号(第5図(c))を発生し、表示桁ドライバ64に与えるとともに、CPU3に表示処理のための割込み信号として与える。CPU3はそのパルス信号の後縁すなわちローレベル(以下、「L」)からハイレベル(以下、「H」)の立ち上がる部分を検知して表示のための割込みがあつたものと判別する。

CPU3は前記割込みがあつたことによつて表示のためのサブルーチンに進む。そして、所定のブランキング時間TB1だけプログラムカウンタし、その期間にデータバスDBを介してラッチ回路61に表示セグメントデータをストアさせるとともに、ラッチ回路62に表示桁データをストアさせる(第5図(e) e')。そして、ブランキング時間TB1を経過すると、点灯指令信号(第5図(b))をワンショットマルチバイブレータ651に与え

(8)

与えられると、CPU3はプリンタ処理のためのサブルーチンに進む。そして、CPU3はデータバスDBを介してプリンタラッチ回路81にプリントデータをストアさせる(第5図(e) e')。このプリントデータはプリンタドライバ82を介してプリンタ9に与えられて、プリンタ9がそのプリントデータを印字する。

ワンショットマルチバイブレータ651のパルス信号が立ち上がる直前に、プリンタ9から割込み信号2がCPU3に与えられると、CPU3はラッチ回路61および62に表示セグメントデータおよび表示桁データをストアさせることなく、プリンタラッチ回路81にプリントデータをストアさせて、プリンタ9の動作を優先させる。そして、プリンタ9に印字動作をさせた後、ラッチ回路61および62に表示セグメントデータと表示桁データとをストアする。その後、点灯指令信号をワンショットマルチバイブレータ651に与える。この場合、直前のパルス信号が立ち上がつてから直ちに表示のための動作を実行せずにプリン

(10)

タ9による動作を優先させたことによつて、ブランキング時間TB2が前記ブランキング時間TB1よりも長くなる。

ブランキング時間中にラッチ回路61および62に表示セグメントデータおよび表示桁データとをストアした後、点灯指令信号をワンショットマルチバイブレータ651に与える直前にプリンタ9から割込み信号が与えられると、CPU3は点灯指令信号を導出することなく、第4図に示すようにプリンタ9のためのサブルーチンに進み、プリンタ9による動作を優先させる。すなわち、プリンタラッチ回路81にプリントデータをストアさせ、プリンタ9にプリント指令信号を与える。そして、プリンタ9による印字のためのサブルーチンを実行した後、表示のためのサブルーチンに進み、点灯指令信号をワンショットマルチバイブレータ651に与える。したがつて、この場合のブランキング時間TB3も前記ブランキング時間TB1よりも長くなる。点灯指令信号がワンショットマルチバイブレータ651に与えられたことによつ

01

タイマ回路652には、データバスDBを介してパルス信号のパルス期間を定めるデータが与えられる。このタイマ回路652にはクロック信号が与えられ、タイマ回路652はこのクロック信号を計数し、計数値が設定時間になるとQ出力から「H」信号を導出してフリップフロップ653をリセットするとともに割込み信号1としてCPU3に与える。このタイマ回路652とフリップフロップ653のセット入力端には点灯指令信号が与えられる。このフリップフロップ653のQ出力はトランジスタ10のベースに与えられる。

動作において、CPU3がデータバスDBを介してタイマ設定用データをタイマ回路652に与えると、タイマ回路652はそのデータを脱込む。そして、CPU3から点灯指令信号が導出されると、フリップフロップ653がセットされるとともに、タイマ回路652がクロック信号を計数する。フリップフロップ653がセットされたことにより、そのQ出力は「L」になつてトランジスタ10を導通させる。タイマ回路652は設定さ

03

て、表示インターフェイス6は前述の説明と同様の動作を行ない所定のデータを表示器7に表示させる。

このように、ワンショットマルチバイブレータ651に点灯指令信号を与えて一定時間幅TDを有するパルス信号を発生し、このパルス信号によつて各表示桁を順次点灯させるようにしているため、たとえ表示期間中にプリンタ9から割込み信号があつても各表示桁の表示時間が短くなつたり長くなつたりすることがないので、各表示桁間の表示時間が一定になりちらつきを少なくすることができる。

第6図はこの発明の他の実施例の表示インターフェイスの具体的なブロック図である。この第6図は以下の点を除いて第2図と同じである。すなわち、第2図ではパルス発生手段としてワンショットマルチバイブレータ651を用いたが、この第6図ではタイマ回路652とフリップフロップ653とを設けて点灯指令信号に基づくパルス信号を発生するようにしたものである。すなわち、

02

れた時間だけクロック信号を計数すると、Q出力から「H」信号を導出してフリップフロップ653をリセットするとともにCPU3に割込み信号1を与える。

以上のように、この発明によれば、点灯指令信号に基づいて一定時間幅のパルス信号を発生するパルス発生手段を設け、前記パルス信号によつて表示器の各表示桁の表示時間を定めるようにしているため、たとえ表示器が表示中に外部回路から割込み信号が与えられても、各表示桁の表示時間を短くしたり長くしたりすることがない。それによつて、各表示桁間でのちらつきを少なくすることができる。

4、図面の簡単な説明

第1図はこの発明の一実施例の概略ブロック図である。第2図は第1図に含まれる表示インターフェイスの具体的なブロック図である。第3図および第4図はこの発明の一実施例の具体的な動作を説明するためのフロー図である。第5図は第2図の各部の波形図である。第6図はこの発明の他

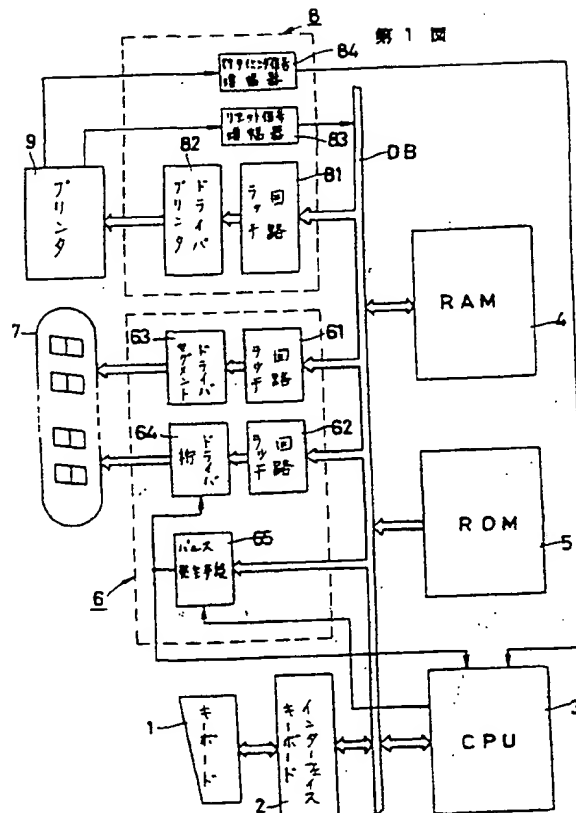
04

の実施例の表示インターフェイスの具体的なブロック図である。

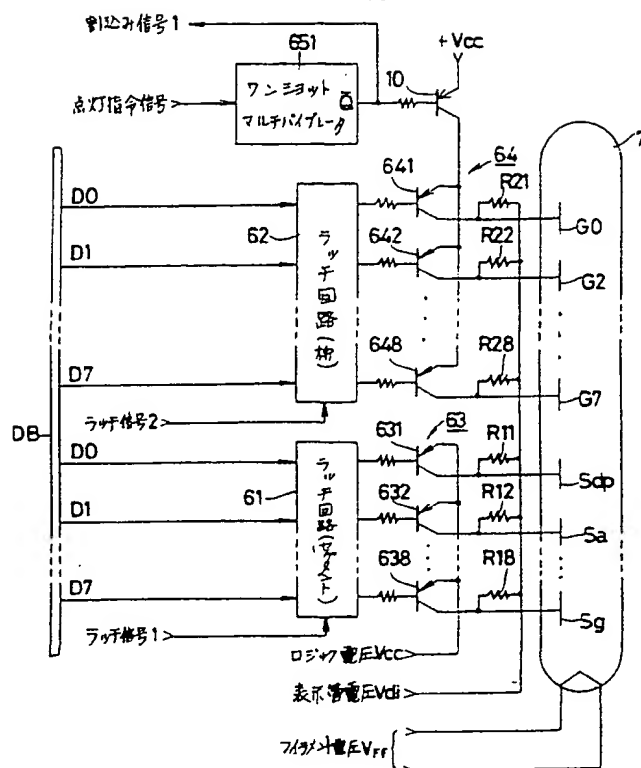
図において、3は中央処理装置、4はランダムアクセスメモリ、5はリードオンリメモリ、6は表示インターフェイス、61、62はラッチ回路、63はセグメントドライバ、64は表示桁ドライバ、65はパルス発生手段、651はワンショットマルチバイブレータ、652はタイマ回路、653はフリップフロップ、7は表示器、8はプリンタインターフェイス、9はプリンタ、10、631ないし638、641ないし648はトランジスタを示す。

特 許 出 願 人 立石電機株式会社
代 理 人 弁 理 士 深 見 久 郎

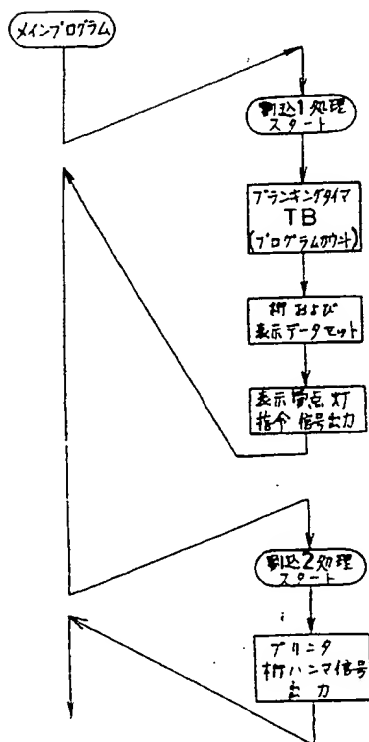
05



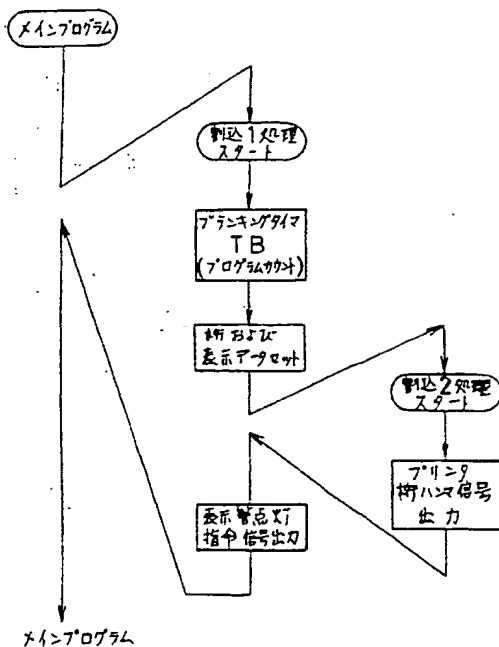
第 2 回



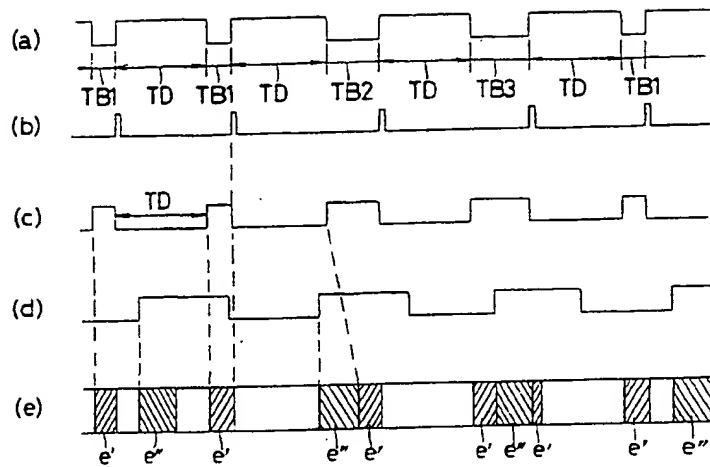
第 3 圖



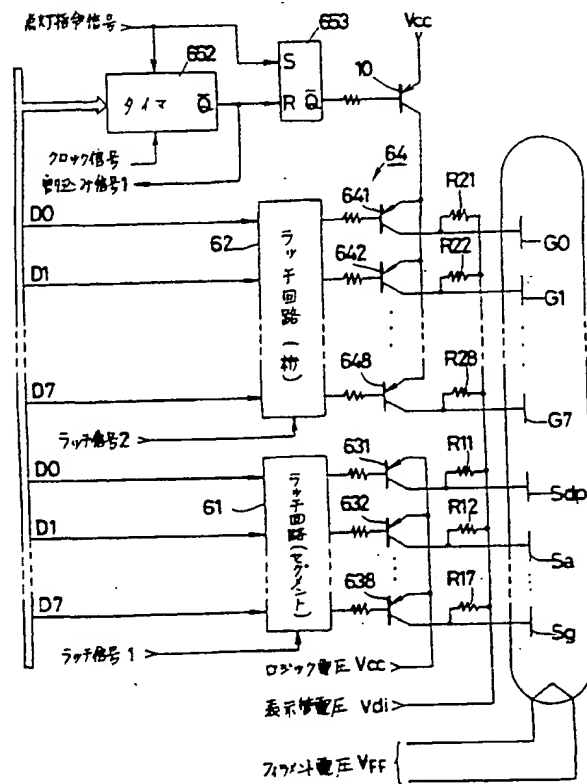
第 4 圖



第 5 図



第 6 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.